

ION IMPLANTING METHOD

Publication number: JP2000012481
Publication date: 2000-01-14
Inventor: MATSUNAGA YASUHIKO; MAGEEDE ARI FOAD
Applicant: APPLIED MATERIALS INC
Classification:
- **international:** H01L21/265; H01L21/02; (IPC1-7): H01L21/265
- **European:** H01L21/265A; H01L21/265A2
Application number: JP19980159109 19980608
Priority number(s): JP19980159109 19980608

Also published as:

EP1096552 (A1)
WO9965069 (A1)
US6583018 (B1)
EP1096552 (A4)

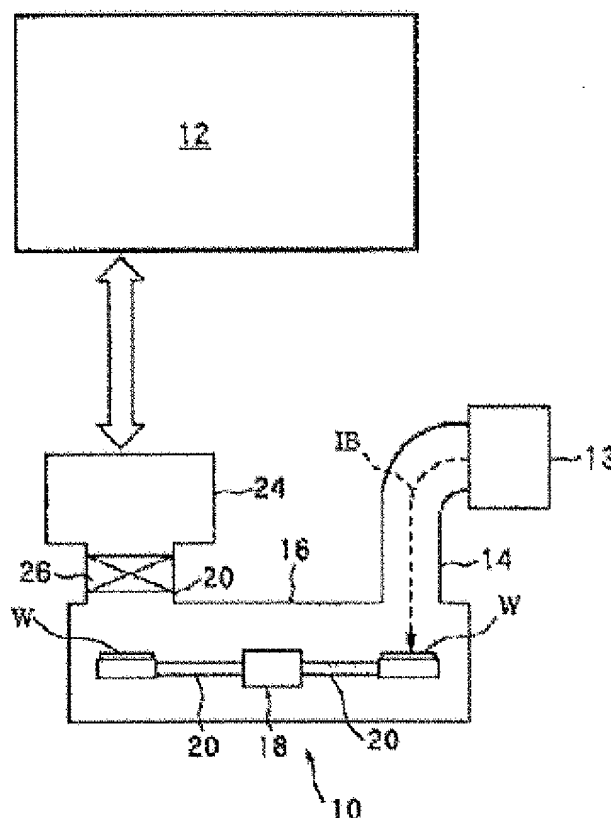
Report a data error here

Abstract of JP2000012481

PROBLEM TO BE SOLVED: To provide an ion implanting method in which effective dosage can be controlled accurately even in the case of ion implantation with extremely low energy.

SOLUTION: In the inventive ion implanting method, a semiconductor substrate is subjected to preamorphous ion implantation in an ion implanting system 10 and then an oxide film is cleaned off from the surface of the semiconductor substrate by means of a cleaner 12.

Subsequently, the semiconductor substrate is subjected again to ion implantation in the ion implanting system under extremely low implantation energy in order to form a shallow junction in the semiconductor substrate. Since the effect of an oxide film formed by preamorphous ion implantation can be suppressed, effective dosage can be controlled accurately.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-12481

(P2000-12481A)

(43)公開日 平成12年1月14日(2000.1.14)

(51)Int.Cl.⁷

H 0 1 L 21/265

識別記号

F I

H 0 1 L 21/265

テマコード* (参考)

U

Q

Z

審査請求 有 請求項の数5 O L (全 6 頁)

(21)出願番号

特願平10-159109

(22)出願日

平成10年6月8日(1998.6.8)

(71)出願人 390040660

アプライド マテリアルズ インコーポレ
イテッド

APPLIED MATERIALS, I
NCORPORATED

アメリカ合衆国 カリフォルニア州
95054 サンタ クララ パウアーズ ア
ベニュー 3050

(74)代理人 100088155

弁理士 長谷川 芳樹 (外3名)

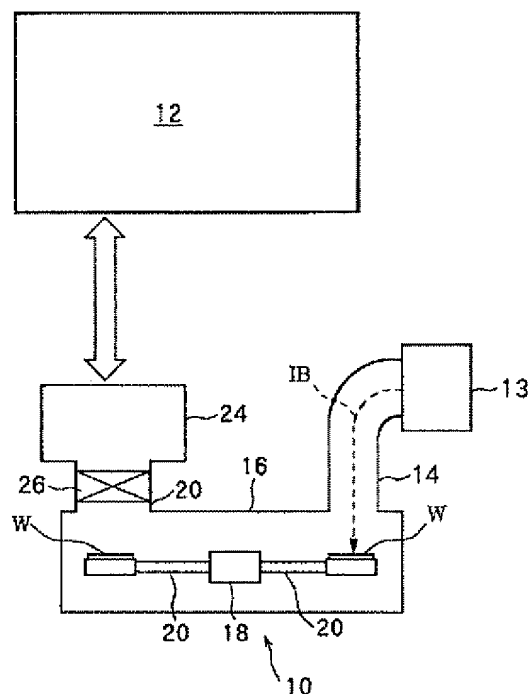
最終頁に続く

(54)【発明の名称】 イオン注入方法

(57)【要約】

【課題】 極低エネルギーでのイオン注入においても有効ドーズ量を正確に制御することのできるイオン注入方法を提供することを目的としている。

【解決手段】 本発明によるイオン注入方法は、イオン注入装置10で半導体基板に対してプレアモルファス化イオン注入を行った後、その半導体基板の表面を洗浄装置12で洗浄し酸化膜を除去し、その後に、再度イオン注入装置10において半導体基板に浅い接合を形成すべく低注入エネルギーでイオン注入を行うことを特徴としている。これにより、プレアモルファス化イオン注入により形成された酸化膜の影響を抑制することができ、有効ドーズ量を正確に制御することが可能となる。



【特許請求の範囲】

【請求項1】 半導体基板の表面をアモルファス状態とするプレアモルファス化イオン注入を行う第1ステップと、
プレアモルファス化イオン注入が行われた前記半導体基板の表面を洗浄し酸化膜を除去する第2ステップと、
洗浄された前記半導体基板に浅い接合を形成すべく低注入エネルギーでイオン注入を行う第3ステップとを含むことを特徴とするイオン注入方法。

【請求項2】 前記第2ステップにおける洗浄をフッ酸により行うことを特徴とする請求項1に記載のイオン注入方法。

【請求項3】 前記第2ステップの終了時点から前記第3ステップの開始時点までの時間を一定とすることを特徴とする請求項1又は2に記載のイオン注入方法。

【請求項4】 前記第1ステップにおけるプレアモルファス化イオン注入で用いられるイオン種が、ゲルマニウム、シリコン、アルゴン及びキセノンから成る群より選ばれた少なくとも1つであることを特徴とする請求項1～3のいずれか1項に記載のイオン注入方法。

【請求項5】 前記第3ステップにおけるイオン注入で用いられるイオン種がボロンであり、注入エネルギーは約2keV以下であることを特徴とする請求項1～4のいずれか1項に記載のイオン注入方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体デバイスの製造プロセス等に用いられるイオン注入技術に関し、特に浅い接合を半導体基板内に形成するための低エネルギー・イオン注入技術に関するものである。

【0002】

【従来の技術】近年の半導体デバイスの高集積化、微細化の進展に伴い、イオン注入プロセスにおいては、浅いソースドレインの形成や薄いゲート絶縁膜の形成、すなわち浅い接合の形成が要請されている。かかる要請に応えるため、従来においては、イオン注入を低注入エネルギーで行う低エネルギー・イオン注入技術が採用されており、近年では0.2keVという極低エネルギー下でのイオン注入も可能となってきている。

【0003】その一方で、注入エネルギーを下げた場合には、チャネリング現象によりイオンが深く注入されてしまうため、これを防止するために、電気キャリアを作らないイオン、例えばゲルマニウムやアルゴン、シリコン、キセノン等のイオンを予め注入し、半導体基板の表面をアモルファス状態にし、その後、続けて目的のイオンを注入するといったプレアモルファス化イオン注入技術も最近では行われるようになってきている。

【0004】しかし、極低エネルギーのイオン注入においては、イオンの投影飛程があまりに浅いためにイオンが半導体基板の中まで到達できずに、基板表面に形成さ

れた自然酸化膜内でトラップされることがある。この自然酸化膜にトラップされた原子は、イオン注入プロセスに続く洗浄プロセスにおいて自然酸化膜と共に除去される。このメカニズムにより、洗浄後に半導体基板中に残される注入イオンドーズ量（有効ドーズ量）は、イオン注入プロセスにおいて実際に注入されたドーズ量若しくは測定されたドーズ量（計算ドーズ量）よりも少なくなってしまう。しかも、自然酸化膜の厚さはイオン注入直前のプロセスにより影響を受けて変動するため、有効ドーズ量も変動してしまう。

【0005】このため、従来においては、半導体基板をイオン注入装置に搬入する直前に半導体基板の表面を洗浄して酸化膜の除去を行うこととしている。

【0006】

【発明が解決しようとする課題】しかしながら、上記プロセス、すなわち半導体基板の洗浄（酸化膜除去）を行った後にプレアモルファス化イオン注入と目的イオンの極低エネルギー・イオン注入を連続的に行うプロセスによっても、実際には、何らかの原因により有効ドーズ量に変動することがある。

【0007】そこで、本発明は、極低エネルギーでのイオン注入においても有効ドーズ量を正確に制御することのできるイオン注入方法を提供することを目的としている。

【0008】

【課題を解決するための手段】上記目的を達成するために、本発明者は上記従来のイオン注入プロセスを鋭意検討した結果、プレアモルファス化イオン注入プロセスの際に、イオン注入装置の内部に存在する酸素がイオンビームにより半導体基板に打ち込まれて酸化膜が形成されることを見いだした。イオン注入装置内に存在する酸素としては、洗浄後の搬送中に半導体基板の表面に吸着したものや、イオン注入装置の内壁面に吸着していた酸素が、イオンビームによるスパッタ或はビームパワー等による加熱により離脱或いは浮遊したもの等が考えられる。そして、このようにプレアモルファス化注入プロセスにおいて形成された酸素膜も、自然酸化膜と同様に次プロセスでイオンをトラップし、イオン注入後には洗浄プロセスによって除去されるため、有効ドーズ量に影響を与えることを見いだした。

【0009】本発明は、かかる知見に基づきなされたものであり、半導体基板の表面をアモルファス状態とするプレアモルファス化イオン注入を行った後、プレアモルファス化イオン注入が行われた前記半導体基板の表面を洗浄し酸化膜を除去し、その後に、半導体基板に浅い接合を形成すべく低注入エネルギーでイオン注入を行うことを特徴としている。これにより、プレアモルファス化イオン注入により形成された酸化膜の影響を抑制することが可能となる。

【0010】半導体基板の洗浄についてはフッ酸により

行うことが有効である。

【0011】また、半導体基板の洗浄後から低エネルギー・イオン注入の開始までは、通常の設備を用いた場合、半導体基板は大気に曝されるのが一般的である。従って、洗浄後から低エネルギー・イオン注入開始までの時間を一定とすることが有効である。かかる場合、半導体基板に付着する酸素の量が一定となり、低エネルギー・イオン注入により形成される酸化膜の厚さ、ひいてはそこにトラップされるイオンの量がほぼ一定となるため、有効ドーズ量の制御をより確実に行うことができるからである。

【0012】なお、プレアモルファス化イオン注入で用いられるイオン種としては、ゲルマニウム、シリコン、アルゴン又はキセノンが好ましい。また、低エネルギー・イオン注入で用いられるイオン種はボロンとし、注入エネルギーを約2 keV以下とすることが好ましい。

【0013】

【発明の実施の形態】以下、図面と共に本発明の好適な実施形態について詳細に説明する。

【0014】図1は、本発明によるイオン注入方法を実施することのできる設備の設備を示し、図中、符号10はイオン注入装置、符号12は洗浄装置を示すものである。本実施形態におけるイオン注入装置10は、5 keV以下、好ましくは1 keV以下の極めて低い注入エネルギーでのイオン注入が可能なるものであり、例えばアプライド・マテリアルズ・インコーポレイテッドにより「Implant xR LEAP」の商標で製造、販売されているイオン注入装置が好ましい。なお、「Implant xR LEAP」は、イオンソース13で発生されたイオンビームIBをビームライン部14の前段で加速した後、ビームライン部14の後段で減速して注入エネルギーを下げるデセル方式を採用しており、0.2 KeVの極低エネルギーでボロンの注入が可能であることが確認されている。

【0015】図示のイオン注入装置10におけるイオン注入部16は、その内部に配置された基板保持ホイール18を備えている。基板保持ホイール18は、放射状に延びる複数本のアーム20の先端に半導体基板Wを保持する構造となっており、ビームライン部14からのイオンビームIBが半導体基板Wの表面上をスキャンし得るよう駆動される。

【0016】イオン注入部16の隣接位置には搬送チューブ22を介してロード部24が配置されている。搬送チューブ22にはアイソレーションバルブ26が介設されており、イオン注入部16とロード部24との間を分離することができるようになっている。従って、イオン注入部16及びビームライン部14の真空を維持したまま、ロード部24のみを大気に開放し、イオン注入装置10の外部から半導体基板Wをロード部24に搬入することができる。なお、ロード部24とイオン注入部16

との間での半導体基板Wの受け渡しはロボット（図示せず）により行われる。

【0017】洗浄装置12はイオン注入装置10の近傍に、イオン注入装置10と同じクリーンルーム内に設置されている。図面では明示していないが、この洗浄装置12は、装置外部との間で半導体基板Wの受け渡しを行うためのロード部と、半導体基板Wの表面から酸化膜を洗浄除去するための洗浄部と、洗浄薬液を除去するためのリンス部と、乾燥部とから構成された周知のものである。

【0018】酸化膜の除去を目的として用いられる洗浄薬液は一般にフッ酸であり、リンス液は超純水である。また、乾燥部は、自然酸化膜の再形成を防止するために、例えば窒素ガスのブローにより乾燥を行うものが好ましい。更に、洗浄装置12としては、ロード部に搬入された半導体基板Wが、洗浄、リンス及び乾燥の一連のプロセスを経て再度ロード部に戻るまで、大気に一切触れないよう構成されているものが好適である。

【0019】次に、上述したような設備を用いた本発明によるイオン注入方法の一実施形態について説明する。

【0020】本実施形態では、上記のイオン注入装置10を用いてゲルマニウムによるプレアモルファス化イオン注入プロセスを行った後、ボロンによる低極エネルギー・イオン注入プロセスを行い、極浅い接合を半導体基板（シリコンウェハ）Wに形成することとする。

【0021】まず、前処理として、被処理対象である半導体基板Wを洗浄装置12の洗浄部において洗浄し、基板表面に形成されている自然酸化膜を除去する。この洗浄された半導体基板Wはリンス部で超純水によりリンス処理された後、乾燥部において十分に乾燥されてロード部に戻される。そして、半導体基板Wは洗浄装置12のロード部からイオン注入装置10のロード部24に移されるが、この間に大気が半導体基板Wの表面に接触するため、極微量ではあるが酸素が基板表面に吸着される。

【0022】半導体基板Wがイオン注入装置10のロード部24に搬入されたならば、ロード部24内が減圧され、搬送チューブ22のアイソレーションバルブ26が開放される。この後、ロボットにより半導体基板Wは搬送チューブ22からイオン注入部16に搬送されて、基板保持ホイール18の各アーム20の先端に保持される。

【0023】次に、ゲルマニウムイオンを注入して、半導体基板Wの表面のアモルファス化を図る。プレアモルファス化注入プロセスは、先に説明した通り、続くボロンイオン注入プロセスにおけるチャネリング現象を防止するためのものである。このプレアモルファス化注入プロセスにおいて、半導体基板表面の酸素は、ゲルマニウムイオンビームIBの照射により半導体基板Wに打ち込まれ、極僅かであるが酸化膜を形成する。

【0024】以上の洗浄プロセス及びプレアモルファス

化注入プロセスは従来と同様にして行われる。

【0025】本発明においては、プレアモルファス化注入プロセスの終了後、再度、洗浄プロセスを実施することを特徴としている。すなわち、半導体基板Wをローダ部24に戻した後、搬送チューブ22のアイソレーションバルブ26を閉じてローダ部24のみを大気に対して開放し、半導体基板Wを洗浄装置12に移す。そして、上記の洗浄プロセスと同様にして半導体基板Wの酸化膜を洗浄除去し、リンス及び乾燥を行う。

【0026】半導体基板Wの乾燥が終了したならば、再び半導体基板Wをイオン注入装置10に戻すのであるが、この際、半導体基板Wを大気に露出する時間を可能な限り短くすると共に、その露出時間（搬送時間）を一定にすることが好ましい。前者については、半導体基板Wの表面に吸着される酸素の量を大幅に低減ないしは実質的にゼロとするためであり、後者については、次のボロン注入プロセスにおいて形成される酸化膜の厚さを一定にするためである。洗浄装置12の乾燥部が酸素の存在する環境にあるならば、乾燥プロセスの開始から半導体基板Wをイオン注入装置10のローダ部24に搬入しローダ部24の減圧が完了するまでの時間を、2時間以内で一定とすることが望ましい。

【0027】イオン注入装置10に戻された半導体基板Wは、上記と同じ手順を経てイオン注入部16の基板保持ホイール18に保持され、極低エネルギーのボロン注入プロセスが開始される。このボロン注入プロセスは、酸化膜が基板表面に実質的に形成されていない状態で行われるため、注入ボロンが酸素膜でトラップされるという事態はほぼ解消される。なお、ボロン注入プロセス中にも、半導体基板Wの表面に吸着された酸素がイオン注入によって酸化膜を形成するが、このプロセスは極低エネルギー（例えば2keV以下）で行われるため、これよりも高エネルギー（例えば約5keV）で行われるプレアモルファス化注入プロセスの場合に比して、形成される酸化膜は無視することができる程度である。

【0028】ボロン注入プロセスの終了後、一般的には、洗浄装置12において洗浄プロセスが実施され、続いて点欠陥による増速拡散を防止すべく、高温で秒オーダーのアニールプロセスが行われる。洗浄プロセスにおいては、ボロン注入プロセス中及び搬送中に形成された酸化膜が除去される。従って、この酸化膜にトラップされたボロンも除去されるため、有効ドーズ量はイオン注入装置で実際に注入された量（計算ドーズ量）と僅かに異なったものとなる。しかしながら、前述したように半導体基板Wを大気に対して露出する時間を一定にすれば、形成される酸化膜の厚さも一定となるため、酸化膜が除去されても有効ドーズ量と計算ドーズ量とは一定の関係となり、有効ドーズ量をより緻密に制御することが可能となる。

【0029】以上、本発明の一実施形態について詳細に

述べたが、本発明は上記実施形態に限定されることはない。例えば、本発明の方法に用いられるイオン注入装置や洗浄装置は図示のものに限られない。また、プレアモルファス化注入プロセスで注入されるイオン種もゲルマニウムに限られず、シリコン、アルゴン、キセノン等の電気キャリアを作らないイオン種であってもよく、浅い接合を形成するイオンについてもボロンに限定されない。

【0030】

【実施例】次に、本発明の効果を検討するために行った実験の結果について図2を参照して説明する。

【0031】実験では、アプライド・マテリアルズ・インコーポレイテッドにより「Implant xRL EAP」の商標で製造、販売されているイオン注入装置を用いてイオン注入を行った。

【0032】本発明についての実験（実施例1及び実施例2）では、上記実施形態で説明した手順に従って作業を行い、ボロン注入プロセスでは注入エネルギーを2keVから0.2keVに減速ないしはデセルするよう設定し、計算ドーズ量を 1.0×10^{15} ions/cm²に設定した。また、実施例1におけるゲルマニウムイオンによるプレアモルファス化注入プロセスでは、注入エネルギーを5keV、計算ドーズ量を 2.0×10^{14} ions/cm²に設定し、実施例2におけるプレアモルファス化注入プロセスでは、注入エネルギーを5keV、計算ドーズ量を 1.0×10^{15} ions/cm²に設定した。更に、実施例1及び実施例2において、プレアモルファス化注入プロセスに続く洗浄プロセスが終了した後、ボロン注入が開始されるまでの時間を2時間一定とした。

【0033】また、プレアモルファス化注入プロセス後の洗浄プロセスを省略し、従来と同様に、プレアモルファス化注入プロセスに続けてボロン注入を連続的に実施する比較実験（比較例1及び比較例2）を行った。なお、比較例1及び比較例2は、洗浄プロセスがない点を除き、実施例1及び実施例2の条件と同じ条件とした。ゲルマニウムイオンによるプレアモルファス化注入プロセスを省略し、前処理の洗浄プロセスの直後にボロン注入プロセスを実行する比較実験（比較例3）も行った。

【0034】更に、実施例及び比較例のそれぞれにおいて、ボロン注入プロセスが終了した後、半導体基板に対して後処理として洗浄プロセスを実行し、950℃で10秒間のアニールプロセスを実行した。このようにして得られた各半導体基板についてシート抵抗値Rsを測定し、その測定値をプロットしたグラフが図2である。

【0035】図2からは、実施例1、実施例2及び比較例3についてはシート抵抗値はほぼ同じ値であり、プレアモルファス化注入プロセス後の洗浄プロセスを省略した比較例1及び比較例2の場合には、シート抵抗値が実施例1、2に比して大きくなっていることが分かる。

【0036】シート抵抗値は、半導体基板表面に残って

いるボロンのドーズ量が少なければ大きくなる。従って、比較例1, 2のシート抵抗値が大きいのは、実際に注入したボロンの一部が半導体基板から除去されたためであり、それは酸化膜の洗浄除去に伴って生じたものと推定することができる。

【0037】なお、比較例2のシート抵抗値が比較例1のものよりも大きいのは、比較例2の場合の方がゲルマニウムの注入量が多く、より厚い酸化膜が形成されたからと考えられる。実際に、比較例1, 2で得られた半導体基板に対してX線誘起光分光分析(XPS)を行い、表面の酸化膜の厚さを測定したところ、比較例1のものは 17 ± 3 オングストロームであり、比較例2のものは 21 ± 3 オングストロームであった。

【0038】また、比較例3では、プレアモルファス化注入による酸化膜の形成がなく、従って後処理で除去されるボロンは極めて微量である。よって、この比較例3におけるシート抵抗値と実施例1, 2におけるシート抵抗値が実質的に同じであることから、本発明の方法によれば、プレアモルファス化注入で形成された酸化膜がボロンをトラップするという問題が解消され、常に安定し

た有効ドーズ量が得られることが証明された。

【0039】

【発明の効果】以上述べたように、本発明のイオン注入方法によれば、半導体基板に浅い接合を形成すべくボロン等を注入する場合、ボロン等の有効ドーズ量を正確に制御することが可能となる。これは、イオン注入装置が本来有する制御能力を十分に発揮させるものであり、また、このイオン注入方法を経て製造された半導体デバイスで必要な高精度プロファイル制御を可能とし、その特性の向上、安定化に寄与するものである。

【図面の簡単な説明】

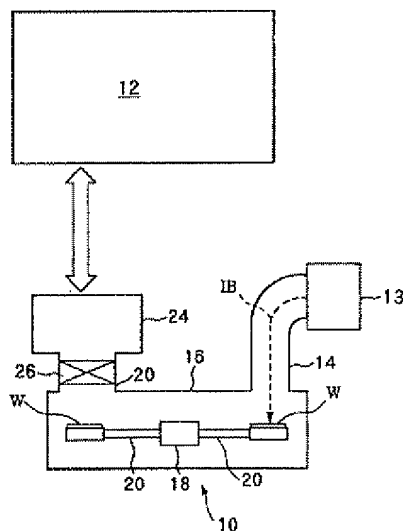
【図1】本発明によるイオン注入方法を実施するのに適した設備を示す概略説明図である。

【図2】本発明の実施例と比較例で得られた半導体基板のシート抵抗値を示すグラフである。

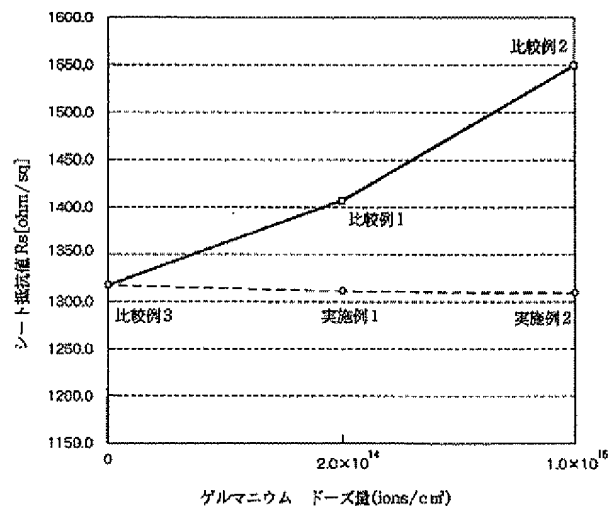
【符号の説明】

10…イオン注入装置、12…洗浄装置、14…ビームライン部、16…イオン注入部、18…基板保持ホルダー、20…アーム、22…搬送チューブ、24…ロード部、26…アイソレーションバルブ。

【図1】



【図2】



【手続補正書】

【提出日】平成11年8月4日(1999.8.4)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 半導体基板の表面をアモルファス状態と

するプレアモルファス化イオン注入を行う第1ステップと、
プレアモルファス化イオン注入が行われた前記半導体基板の表面を洗浄し酸化膜を除去する第2ステップと、
洗浄された前記半導体基板に浅い接合を形成すべく低注入エネルギー下でイオン注入を行う第3ステップとを含むことを特徴とするイオン注入方法。

【請求項2】 前記第2ステップにおける洗浄をフッ酸

により行うことを特徴とする請求項1に記載のイオン注入方法。

【請求項3】 前記第2ステップの終了時点から前記第3ステップの開始時点までの時間を一定とすることを特徴とする請求項1又は2に記載のイオン注入方法。

【請求項4】 前記第1ステップにおけるプレアモルファス化イオン注入で用いられるイオン種が、ゲルマニウ

ム、シリコン、アルゴン及びキセノンから成る群より選ばれた少なくとも1つであることを特徴とする請求項1～3のいずれか1項に記載のイオン注入方法。

【請求項5】 前記第3ステップにおけるイオン注入で用いられるイオン種がボロンであり、注入エネルギーは0.2keV～2keVであることを特徴とする請求項1～4のいずれか1項に記載のイオン注入方法。

フロントページの続き

(72)発明者 松永 保彦
千葉県成田市新泉14-3野毛平工業団地内
アブライド マテリアルズ ジャパン 株
式会社内

(72)発明者 マジード・アリ・フォアド
アメリカ合衆国 カリフォルニア州 サン
タ クララ パウアーズ アヴェニュー
3050 アブライド マテリアルズ インコ
ーポレイテッド インプラントディビジョ
ン内